



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **56103745 A**(43) Date of publication of application: **19.08.81**

(51) Int. Cl

**G06F 11/20**(21) Application number: **55007294**(71) Applicant: **MITSUBISHI ELECTRIC CORP**(22) Date of filing: **23.01.80**(72) Inventor: **YURA TAKASHI**(54) **INFORMATION PROCESSOR**

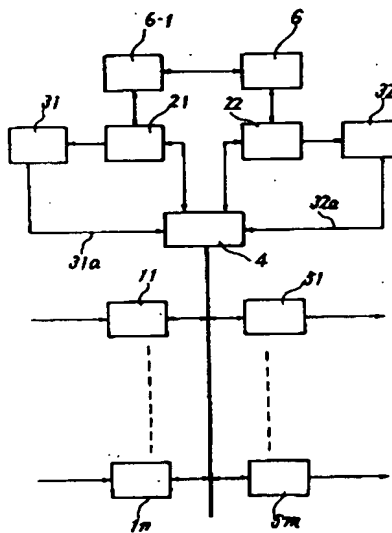
to switch the present system into the waiting system.

## (57) Abstract:

COPYRIGHT: (C)1981,JPO&amp;Japio

**PURPOSE:** To maintain the independence of each system, by transferring the data of present system to a waiting system at all times, decreasing the missing of output signal when switching is made from the present system to the waiting system, and making the transfer at line interface level.

**CONSTITUTION:** Electric signals from input circuits 11...1n are switched at a switching circuit 4 and they are input to data processing circuits 21, 22. Next, after a given processing is made at the circuits 21 and 22, the signal after processing is output externally via output circuits 31, 32 in a given order. Further, taking the circuit 21 as a waiting system, the circuit 22 is taken as the present system, and it is connected with an input/output circuit via the circuit 4 for the reception/giving of the data, and the data stored in the circuit 22 is transferred to the circuit 21 through line interface circuits 6, 6-1. With this transfer, the same data can be stored always in the present system and the waiting system, and when a failure in the present system is detected with the monitor of the monitor circuit 32, the circuit 4 is switched with a switching signal 32a



⑩ 日本国特許庁 (JP)  
⑫ 公開特許公報 (A)

⑪ 特許出願公開  
昭56—103745

⑬ Int. Cl.<sup>3</sup>  
G 06 F 11/20

識別記号

庁内整理番号  
7368—5B

⑭ 公開 昭和56年(1981)8月19日

発明の数 1  
審査請求 未請求

(全 3 頁)

⑮ 情報処理装置

番 2 号三菱電機株式会社制御製  
作所内

⑯ 特 願 昭55—7294

⑰ 出 願 人 三菱電機株式会社

⑱ 出 願 昭55(1980)1月23日

東京都千代田区丸の内 2 丁目 2

⑲ 発 明 者 由良隆

番 3 号

神戸市兵庫区和田崎町 1 丁目 1

⑳ 代 理 人 弁理士 葛野信一 外 1 名

明 細 書

1. 発明の名称

情報処理装置

2. 特許請求の範囲

デジタル信号、アナログ信号、通信回線信号等の電気信号を入力し、上記電気信号に所定の処理を行なつた後入力信号と同種の電気信号を出力する装置において、多重化されたデータ処理回路、前記のデータ処理回路の動作状態を監視する監視回路、及び上記多重化されたデータ処理回路からなる多重系の各系同志の情報交換を行なう回線インタフェース回路を備えたことを特徴とする情報処理装置。

3. 発明の詳細な説明

この発明は、各種の電気信号を入力し所定の処理を行なつた後出力する装置に係り、特に情報伝送装置・情報中継装置・情報処理装置等の回路構成の改良に関するものである。

従来この種のものとして第 1 図に示す構成のものがあつた。同図において、(1)…(1n)は各種の信

号を入力する入力回路、(2)は入力回路(1)…(1n)よりの信号に所定の処理を行なうデータ処理回路、(3)はデータ処理回路(2)の動作状態を各々監視する監視回路、(4)は監視回路(3)よりの切り換え信号(41a)(42a)によつて動作し二重化されたデータ処理回路(2)のいずれかを入出力回路に接続する切り換え回路、(5)…(5m)はデータ回路(2)よりの信号を外部へ出力する出力回路である。

次に動作について説明する。入力回路(1)…(1n)より入力された電気信号は、切り換え回路(4)によつて入出力回路に接続されている系のデータ処理回路(2)又は(2)へ入力される。データ処理回路では入力信号に所定の処理を行なつた後、所定の順序で処理後の信号を出力回路(5)…(5m)を經由して外部へ出力する。現在処理を行なっていない系のデータ処理回路(2)又は(2)は待機状態であり動作していない。監視回路(3)はデータ処理回路(2)をそれぞれ監視しており、現在処理を行なっている系のデータ処理回路(2)又は(2)が異常となつた場合には、切り換え回路(4)に切り換え信号(31a)又は(32a)

(1)

(2)

を出力して入出力回路に接続されているデータ処理回路の系を切り換える。それまで待機していた系のデータ処理回路 $40$ 又は $40a$ は、その時点から動作を開始し、外部よりの電気信号の入力・処理・外部への出力等を行なう。

従来の方式は以上のように構成されており、データ処理回路は二重化されているが動作しているのは常に1系統だけであり、他の系は待機状態となっており外部よりの信号は入力されておらずデータの蓄積はまったくない。そして、現用の系が異常となり切り換えられて待機系に入出力バスが接続された場合には、外部よりの信号入力を最初から始めなければならず、切換時にかなりの時間、出力信号が欠損するという欠点があった。

この発明(考案)は上記のような従来のものの欠点を除去するためになされたもので、二重化されたデータ処理回路間の情報交換を行なう回線インタフェース回路を追加して、常時現用系のデータを待機系へ転送しておくことにより、切換時の出力信号の欠損時間を著しく短縮した情報処理方

(3)

ここで、データ処理回路 $40$ が待機系であるものとする、データ処理回路 $40a$ が現用系として切換回路 $41$ を介して入出力回路と接続されデータの授受を行なう。同時に、データ処理回路 $40$ にデータ蓄積されたデータは回線インタフェース回路 $80,80a$ を通じて待機中のデータ処理回路 $40a$ へ転送される。この様にして現用系と待機系とは常に同じデータが蓄積されていることになる。現用系のデータ処理回路 $40a$ が異常となつた場合には監視回路 $41$ は切換回路 $41$ へ切り換え信号 $32a$ を出力して入出力回路に接続されているデータ回路の系を切り換える。それまで待機していた系のデータ処理回路 $40$ は、その時点から動作を開始し、現用系より転送されていたデータを基にして各種処理を継続する。

なお、前記説明ではデータ処理回路 $40$ からデータ処理回路 $40a$ へ切り換える場合であつたがその逆も同じように説明される。

以上のように、本発明によれば、現用系のデータを常に待機系に転送しておくことにより、現用系から待機系への切り換え時の出力信号の欠損を

(5)

式を提供することを目的としている。

以下、この発明の一実施例を図について説明する。第2図において、 $(11) \dots (1n)$ は各種の信号を入力する入力回路、 $40,40a$ は入力回路 $(11) \dots (1n)$ よりの信号に所定の処理を行なうデータ処理回路、 $41,41a$ はデータ処理回路 $40,40a$ の動作状態を各々監視する監視回路、 $41$ は監視回路 $41,41a$ よりの切り換え信号によつて動作し二重化されたデータ処理回路 $40,40a$ のいずれかを入出力回路に接続する切り換え回路、 $41 \dots (5m)$ はデータ処理回路 $40,40a$ よりの信号を外部へ出力する出力回路、 $80,80a$ は現用のデータ処理回路 $40$ 又は $40a$ が蓄積している情報を、待機系のデータ処理回路 $40$ 又は $40a$ へ転送するための回線インタフェース回路である。

次に動作について説明する。入力回路 $(11) \dots (1n)$ 電気信号は、切り換え回路 $41$ によつて入出力回路に接続されている系のデータ処理回路 $40$ 又は $40a$ へ入力される。データ処理回路では入力信号に所定の処理を行なつた後、所定の順序で処理後の信号を出力回路 $41 \dots (5m)$ を経由して外部へ出力する。

(4)

著しく少なくすることができる。又、この転送を回線インタフェースレベルで行なうことにより、各系の独立性を損なわずにその効果を博することができる。

#### 4. 図面の簡単な説明

第1図は従来の情報処理方式のブロック図、第2図はこの本発明の一実施例を示すブロック図である。

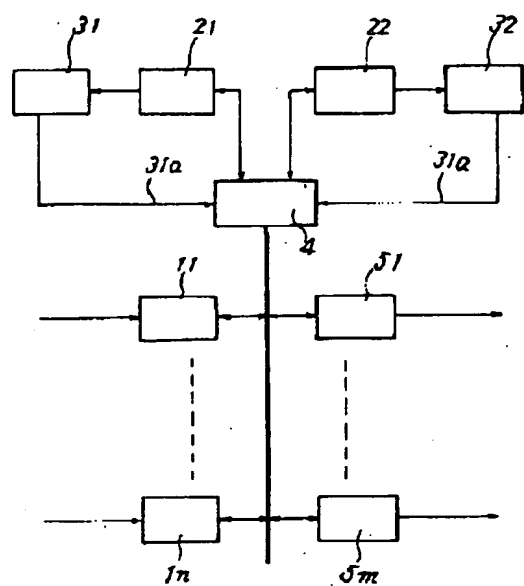
$(11) \dots (1n)$ は入力回路、 $40 \dots 40a$ はデータ処理回路、 $41,41a$ は監視回路、 $41$ は切換回路、 $41 \dots (5m)$ は出力回路、 $80,80a$ は回線インタフェース回路である。

なお、図中、同一符号は同一部分を示す。

代理人 島 野 信 一

(6)

第 1 圖



第 2 圖

